# Микроэлектроника

# МОП-КЛЮЧИ ДВУХСТОРОННЕГО ДЕЙСТВИЯ

### О.П. Новожилов

Приведены результаты компьютерного моделирования с использованием пакета программ PSpice МОП-ключей двухстороннего действия. Выявлено влияние различных факторов на форму вольт-амперных характеристик МОП-транзисторов в первом и третьем квадрантах. Даны рекомендации по выбору режима работы МОП-транзисторов. Проверка двух типовых схем КМОП-ключей при коммутации гармонических сигналов выявила их высокие качественные показатели

Ключевые слова: МОП-ключи двухстороннего действия, КМОП-транзистор, моделирование схем КМОП-ключей

**Введение.** Известно два типа электронных управляемых ключей:

– ключи одностороннего действия, в которых ток через ключ протекает в одну сторону. Работа таких ключей базируется на особенностях формы вольтамперных характеристик (ВАХ) электронных приборов в первом квадранте. Такие ключи находят широкое применение в цифровой и усилительной технике, в выходных каскадах радиопередатчиков, в источниках питания и многих других устройствах и достаточно подробно описаны в литературе;

– управляемые ключи двустороннего действия (УКДД), которые часто называют аналоговыми ключами. Такие ключи обладают свойствами обычных механических переключателей. Они пропускают ток в обе стороны в замкнутом состоянии и сохраняют разомкнутое состояние при воздействии напряжения обеих полярностей. Наилучшие по параметрам УКДД, ориентированные на применение в широком диапазоне частот и коммутируемых мощностей, строят на КМОП-транзисторах. МОПключи находят широкое и разнообразное применение [1-8].

Чтобы понимать механизм двухсторонней проводимости, необходимо знать форму вольтамперных характеристик (ВАХ) МОПтранзисторов в третьем квадранте, или в их инверсном включении. Если вопрос инверсного режима биполярных транзисторов в литературе освещен [9], то для МОП-транзисторов такие сведения отсутствуют. Это побудило автора провести компьютерное моделирование МОП-транзисторов и двух типовых схем КМОП-ключей двухстороннего действия с помощью пакета программ PSpice.

Особенности моделирования МОПтранзисторов. На рис. 1, *а* изображена структура *n*-канального МОП-транзистора (или *n*-типа), включающая 4 основные области: *p*-подложку, затвор из поликристаллического кремния и две области (исток и сток) с диффузионной примесью  $n^+$ типа. Затвор изолирован от подложки с помощью окисла. МОП-транзистор имеет симметричную структуру, поэтому названия *n*-областей исток, сток и стока определяются величиной напряжений, подаваемых на электроды транзистора. Каждая из областей имеет выводы, для обозначения которых будем использовать общепринятые символы: *S* (Source — исток), *D* (Drain — сток), *G* (Gate — затвор) и *B* (Bedding — подложка).

МОП-транзистор с *p*-каналом имеет аналогичную структуру и отличается лишь тем, что его подложка выполнена из материала *n*-типа, а диффузионные области истока и стока имеют проводимость *p*-типа.

На рис. 1, б. показаны условные графические обозначения *n*- и *p*-канальных МОП-транзисторов, в которых вывод затвора всегда будет смещен в сторону истока. В зарубежной литературе затвор часто изображается посередине, чем подчеркивается симметрия структуры МОП-транзистора. Два транзистора *n*- и *p*-типов, сформированные в одной и той же пластине кремния, имеющие близкие (в идеале одинаковые) характеристики с противоположной полярностью подаваемых на электроды напряжений, образуют комплементарную пару.

Для описания МОП-транзисторов в PSpice используется 6-уровневая модель, охватывающая около сотни различных параметров [10]. Значения параметров могут быть рассчитаны или установлены по умолчанию. На рис. 1, *в* приведена эквивалентная схема *n*-канального МОП-транзистора, справедливая для всех уровней моделирования. Она содержит:

– источник тока *I*<sub>DS</sub>, функциональная зависимость которого от напряжений на электродах, включая напряжение на подложке *B*, является наиболее важной для работы МОП-транзистора в режиме управляемого ключа;

– полупроводниковые диоды VD<sub>SB</sub> и VD<sub>DB</sub>, представляющие собой *p-n*-переходы истокподложка и сток-подложка. С их помощью моделируют токи утечки переходов подложки. Диоды должны находиться в запертом состоянии;

– резисторы, с помощью которых моделируются омические сопротивления областей истока  $(R_S)$ , стока  $(R_D)$ , затвора  $(R_G)$  и подложки  $(R_B)$ ;

– конденсаторы, отражающие динамические свойства транзистора. Они представляют собой емкости обратно смещенных *p*-*n*-переходов ( $C_{SB}$ ,  $C_{DB}$ ) и емкости затвора относительно истока ( $C_{GS}$ ), стока ( $C_{DS}$ ,) и подложки ( $C_{GB}$ ).

Новожилов Олег Петрович – МГИУ, д-р техн. наук, профессор, e-mail: 79204151565@ya.ru



Рис. 1. Структура (а), обозначение (б) и схемная модель (в) МОП-транзистора *n*-типа

Моделирование с использованием программных средств позволяет:

 рассмотреть режимы работы транзистора, которые нереализуемы при натурных исследованиях из-за возможного выхода из строя транзистора;

 в широких пределах изменять электрические, физические, технологические и конструктивные параметры транзисторов;

 за короткое время рассмотреть множество различных схемных вариантов включения МОПтранзистора и выявить зависимость его свойств от внешних факторов и параметров модели.

Моделирование МОП-ключа. Выявим возможности использования МОП-транзистора *n*-типа в качестве ключа с двухсторонней проводимостью. Для этого рассмотрим схему на рис. 2, в которой на подложку В транзистора MN подается напряжение (-VN) отрицательной полярности, а на другие электроды — обеих полярностей. Здесь и в дальнейшем используются обозначения, принятые при составлении заданий на моделирование PSpice. При отсутствии токов затвора и подложки токи через резисторы R1 и R2, с помощью которых моделируются нагрузка и внутреннее сопротивление источника напряжения, равны между собой, т.е. IS = ID = IMN. Поэтому характеристикой ключа, определяющей его качество, является зависимость протекающего через транзистор тока IMN от напряжения источников V1 или V2 в пределах от -Vm до +Vm. Использование двух источников позволяет оценить симметрию свойств транзистора и ключа. Схема позволяет выявить форму ВАХ для различных значений сопротивлений R1, R2 и подаваемых на электроды транзистора напряжений. Путем изменения параметров транзистора, определяемых директивой .MODEL в задании на моделировании, можно установить их влияние на форму ВАХ. Линейность ВАХ будет свидетельствовать о постоянстве сопротивления транзистора и, следовательно, об отсутствии нелинейных искажений при его использовании в качестве ключа.



Рис. 2. Схема для определения ВАХ МОП-транзистора *n*-типа

В А Х транзистора. Будем полагать, что V1 = 0, R1 = R2  $\approx$  0. Для определения зависимости тока стока ID(MN) от напряжения V2 = VD для различных напряжений на затворе VG составим задание на моделирование, которое приведено ниже с соответствующими пояснениями.

### DC

\* Задания для определения ВАХ транзистора

V1 1 0 DC 0V	; точки подключения источников V1,				
V2 2 0 DC 15V	; V2, VB, VG, значения напряжений				
VG G 0 DC 15V	; которых задаются директивами				
	; .DC, .STEP VG LIST				
<b>VB B 0 DC –15V</b>	; точки подключения источника VG				
R1 1 S 1u	; точки подключения резисторов R1,				
R2 2 D 1u	; R2 и значения их сопротивлений,				
	; равные 0.000001 Ом (≈0)				
<b>MN D G S B MODN</b> ; точки подключения MN					
* параметры модели MODN транзистора MN					
.MODEL MODN NMOS(Level=3 Tox=100n Uo=600					
+ Phi=.6 R	Phi=.6 Rs=.1 Rd=.1 Rds=1MEG				
+ Kp=21.1	Kp=21.11u W=.1 L=2u Vto=3 Pb=.8 Mj=.5				
+ Fc=.5 Is=	Fc=.5 Is=2.4n N=1 Tt=610n)				
.DC V2 –15V 15V 0.01V ; пределы изменения					
; напряжения V2 на стоке с шагом 0.01 В					
STEP VG LIST -15V -9V -3V 3V 15V					
; постоян	; постоянные значения напряжения на затворе				

; постоянные значения напряжения на затворе .PROBE ID(MN) ; выводимый ток, причем ID=IS .END Приведенные на рис. 3 результаты моделирования свидетельствуют о следующем:

– в первом квадранте (при V2 > 0) ток стока ID(MN) появляется после того, как напряжение на затворе превысит напряжение отсечки, т.е. при VG > Vto = 3 В. При увеличении напряжения VG на затворе транзистора происходит линеаризация BAX:



Рис. 3. Семейство ВАХ МОП-транзистора

– в третьем квадранте (при V2 < 0) ток ID(MN) изменяет направление и протекает через транзистор при обеих полярностях напряжения на затворе VG. Однако при VG < 0 ток ID(MN) появляется при напряжении V2 < VG – Vto. Для VG = – 3 В, как видно из рис. 3, ток ID(MN) начинает протекать при V2 < –6В. При напряжениях V2 = VG = VB = – 15 В *п*-канал исчезает и ток ID(MN) = 0.

Таким образом, при VG = 15 В транзистор находится в замкнутом состоянии, а при VG = -15 В — в разомкнутом. Наклон ВАХ в каждой точке при VG = 15 В определяет динамическое сопротивление транзистора (ключа).

Для проверки симметрии характеристик МОП-транзистора в схеме на рис. 2 был оставлен источник напряжения V1 и исключен V2. Моделирование при равных объемных сопротивлениях

100m

0¥

-100m

-200mA + --15V -15 B

-100

ΛV

истока и стока (Rs = Rd = 0.1 Ом) показало, что зависимости тока стока IS(MN) от V1 имеют такую же форму, как и зависимости тока ID(MN) от V2 на рис. 3. Следовательно, симметрия свойств МОП-ключа соблюдается.

Для выявления влияния ширины (W) и длины (L) канала на характеристики МОП-транзистора выполнено два эксперимента. В директиве .MODEL при L = 2 и ширина канала W принималась равной 0.02, 0.2, 2 и 20. Моделирование показало, что с увеличением W происходит линеаризация ВАХ, что можно объяснить увеличением крутизны проходной характеристики транзистора, которая, как известно [10], пропорциональна отношению W/L. Увеличение крутизны вызывает рост тока и спрямляет нелинейный участок характеристики в области насыщения. Изменение W и L при поддержании W/L = const сохраняет семейство ВАХ неизменным.

На рис. 4 приведены результаты моделирования при V1 = 0 для двух случаев R1  $\approx$  0, R2 = 100 Ом (*a*) и R1 = 100 Ом, R2  $\approx$  0 (б), которые позволяют оценить влияние внешних сопротивлений на форму ВАХ. Прежде всего, отметим, что объемные сопротивления истока Rs и стока Rd транзистора оказывают такое же действие, как и сопротивления R1, R2, однако их влиянием при проведении эксперимента можно пренебречь, так как выбрано R1 >> Rs = 0.1 Ом, R2 >> Rd = 0.1 Ом. Поэтому в случае (*a*), когда сопротивление  $R1 \approx 0$ , наклон ВАХ соответствует сопротивлению R2 = 100 Ом, однако при VG < 0 появление тока ID(MN) попрежнему определяется соотношением V2 < VG -Vto. В случае (б) при VG > 0 с увеличением V2 в ВАХ возрастет падение напряжения на сопротивлении R1 = 100 Ом, уменьшается напряжение затвор-исток, что вызывает появление участков насыщения. Линейность ВАХ в замкнутом состоянии ключа (VG = 15 В) свидетельствует о том, что в качестве нагрузки следует выбирать R2, т.е. включать нагрузку вместо R2.



Рис. 4. ВАХ для случаев R1 ≈ 0, R2 = 100 Ом (a) и R1 = 100 Ом, R2 ≈ 0 (б)

Моделирование схем КМОП-ключей. Объектами моделирования выбраны схемы ключей на 4 и 7 транзисторах, в которых к силовому входу S подключен источник синусоидального напряжения V с частотой 1 кГц, к выходу D — нагрузочное сопротивление R, а на управляющий вход ключа подавались импульсы разнополярного напряжения прямоугольной формы от источника Vu с периодом следования 2 мсек.

Цель моделирования — выявить форму напряжения на нагрузке при различных амплитудах входного напряжения V и сопротивлениях R, а также токов, протекающих через транзисторы MN и MP.

Ключ на 4 транзисторах (рис. 5). Его силовая часть, или собственно ключ, содержит 2 комплементарных транзистора *n*- и *p*типов (MN, MP). Транзисторы М1 и М2 образуют инвертор, благодаря которому обеспечивается управление состоянием ключа. На подложки BN, BP транзисторов поданы постоянные напряжения от источников VN, VP для поддержания диодов (см. рис. 1, *в*) в запертом состоянии.

При подаче на затворы GN положительного напряжения Vu, превышающего напряжение отсечки Vto, открыты транзисторы *n*-типа MN и M1. Через M1 на затвор транзистора MP поступает отрицательное напряжение, и MP открывается. Ключ переходит в состояние с двухсторонней проводимостью, так как MN проводит ток в одну сторону, а MP — в другую. При отрицательном напряжении Vu < VN транзисторы MN, M1 закрыты, транзистор M2 открыт. Через M2 на затвор GP поступает положительное напряжение, поэтому MP закрыт. Следовательно, КМОП-ключ находится в непроводящем состоянии.

При моделировании использовались библиотечные модели КМОП-транзисторов. Ниже приведено задание на моделирование.

#### TR4

\*Задание на временной анализ УКДД \* с четырьмя транзисторами VN BN 0-15V VP BP 0+15V M1 GP GN BN BN IRFP462 M2 GP GN BP BP IRFP9140  $V S 0 sin(0 \{A\} 1k)$ Vu GN 0 PULSE(-15 +15 1m 0 0 1m 2m) MN D GN S BN IRFP462 MP D GP S BP IRFP9140 R D 0 1k .MODEL IRFP462 NMOS(Level=3 Gamma=0 Delta=0 Eta=0 Theta=0 Kappa=0 Vmax=0 Xj=0 + Tox=100n Uo=600 Phi=.6 Rs=2.041m Kp=20.65u + W=1.9 L=2u Vto=3.248 Rd=.2603 Rds=2.222MEG + Cbd=5.156n Pb=.8 Mj=.5 Fc=.5 Cgso=1.947n + Cgdo=135.8p Rg=1.556 Is=108.1p N=1 Tt=670n) .MODEL IRFP9140 PMOS(Level=3 Gamma=0 Delta=0 Eta=0 Theta=0 Kappa=0 Vmax=0 Xj=0 + Tox=100n Uo=300 Phi=.6 Rs=40.04m Kp=10.75u +W=1.3 L=2u Vto=-3.157 Rd=77.35m Rds=444.4K +Cbd=2.293n Pb=.8 Mj=.5 Fc=.5 Cgso=1.038n + Cgdo=291.9p Rg=5.183 Is=4.318p N=1 Tt=132n) .PARAM A=0 STEP PARAM A list 5V 10V 15V .TRAN 0.01m 2m 0 0.01m .FOUR 1k ID(MN) I(R) .PROBE ID(MN) ID(MP) I(R) V(R) V(Vu) .END



Рис. 5. Схема УКДД на четырех транзисторах

В заданиях на моделирование амплитуды гармонического напряжения приняты равными 5, 10 и 15 В, а амплитуда импульсов — 15 В. В этом режиме диоды транзисторов всегда находятся в запертом состоянии.

Результаты моделирования представлены на рис. 6 и свидетельствуют о том, что в разомкнутом состоянии КМОП-ключ отсоединяет нагрузку от источника сигналов, а в замкнутом — сохраняет форму передаваемого в нагрузку напряжения.



Рис. 6. Временные диаграммы работы УКДД

Для количественной оценки свойств ключа будем использовать два показателя: степень ослабления входного сигнала в нагрузке (о) в разомкнутом состоянии ключа и уровень высших гармоник или коэффициент гармоник (Кг) — в замкнутом.

Для оценки  $\sigma$  напряжение на нагрузке V(R) выводилось только на интервале 0...1 ms путем соответствующего изменения данных директивы .TRAN. Значения  $\sigma$  определялись как отношения амплитуд источника V к амплитудам на нагрузке R и составили:  $\sigma_1 \approx 5/0.013 = 385$ ;  $\sigma_2 \approx 10/0.027 = 370$ ;  $\sigma_3 \approx 15/0.04 = 375$ .

Для оценки уровня высших гармоник в задание на моделирование использована директива .TRAN. В программе рассчитывается постоянная составляющая и первые 9 гармоник указанных величин. Их значения приводятся в файле с расширением .OUT. Для определения высших гармоник в замкнутом состоянии ключа вывод данных осуществлялся на интервале 1...2 ms. В таблице приведены нормированные по первой гармонике амплитуды 2-й, 3-й и 4-й гармоник токов транзистора *n*типа и нагрузки для различных амплитуд Vm входного сигнала:

Нормированные по первой гармонике амплитуды 2-й, 3-й и 4-й гармоник токов транзистора *n*-типа и нагрузки

·· []]						
Vm	I норм	2-я	3-я	4-я		
5 B	ID(MN)	$1.41 \cdot 10^{-2}$	$5.77 \cdot 10^{-3}$	$5.43 \cdot 10^{-3}$		
	I(R)	$2.38 \cdot 10^{-6}$	$6.43 \cdot 10^{-7}$	$3.02 \cdot 10^{-7}$		
10 B	ID(MN)	$8.41 \cdot 10^{-2}$	$2.88 \cdot 10^{-2}$	$2.24 \cdot 10^{-2}$		
	I(R)	$5.14 \cdot 10^{-6}$	$4.19 \cdot 10^{-6}$	$2.29 \cdot 10^{-6}$		
15 B	ID(MN)	$6.29 \cdot 10^{-1}$	$1.19 \cdot 10^{-1}$	$1.23 \cdot 10^{-1}$		
	I(R)	$4.31 \cdot 10^{-5}$	$3.65 \cdot 10^{-5}$	$5.97 \cdot 10^{-6}$		

Данные таблицы свидетельствуют о том, что:

 уровень высших гармоник повышается с увеличением амплитуды входного напряжения;

 несмотря на высокий уровень гармоник тока ID(MN) транзистора *n*-типа, амплитуды гармоник тока нагрузки имеют весьма малую величину, что свидетельствует о сильном ослабляющем действии комплементарного транзистора *p*-типа.

Для выявления частотных свойств КМОПключа в исходном задании изменялись частоты гармонического сигнала и период следования управляющих прямоугольных импульсов. С повышением частоты наблюдалось ухудшение качественных показателей УКДД.

Ключ на 7 транзисторах. Такой ключ (рис. 7, *a*) применяется в электронных схемах с переключаемыми конденсаторами [1]. Его особенность состоит в том, что в схему дополнительно введены транзисторы M3, M4 и M5, с помощью которых устраняется непосредственное подключение подложек BN, BP силовых транзисторов MN, MP к источникам постоянного напряжения VN, VP. Транзисторы M3, M4 и M5 совместно с M1, M2 участвуют в управлении состоянием ключа.

При подаче на затворы GN положительного напряжения Vu, превышающего напряжение отсечки, в открытом состоянии находятся транзисторы nтипа MN, M1, M5 и транзистор MP, на затворе которого действует отрицательное напряжение, поступающее через M1 При этом транзисторы M2, M3, M4 заперты, а подложки BN, BP транзисторов VN, VP соединены через открытый транзистор M5 (рис. 7,  $\delta$ ).. Ключ находится в состояние с двухсторонней проводимостью

При отрицательном напряжении Vu в отрытое состоянии переходят транзисторы M2, M3, M4, а транзисторы MN, MP, M1, M5 закрываются. Через отрытые транзисторы M3, M4 на подложки комплементарных транзисторов от источников поступают напряжения (рис. 7, *в*), сопутствующие надежному запиранию транзисторов MN, MP.

Для сравнительной оценки показателей типовых схем ключей при моделирования УКДД на 7 транзисторах использовалась задание NR4, в котором первые 4 строки были заменены на приведенные ниже 7 строк:

VN N 0 –15V VP P 0 +15V M1 GP GN N N MN M2 GP GN P P MP M3 BN GP N N MN M4 BP GN P P MP M5 BP GN BN BN MN

В результате тестирования ключа получены временные диаграммы совпадающие с диаграммами, приведенными на рис. 6.



Рис. 7. Принципиальная схема УКДД на семи транзисторах (*a*) и его схемы замещения для замкнутого (*б*) и разомкнутого (*в*) состояний

Заключение. Результаты проведенного моделирования позволяют сделать ряд важных выводов и дать рекомендации по выбору режима работы и параметров МОП-транзисторов в УКДД:

 так как с повышением напряжения на затворе VG происходит линеаризация ВАХ, целесообразно выбирать VG в несколько раз превышающее напряжение отсечки Vto;

– объемное сопротивление истока Rs и стока Rd транзистора в схемах УКДД играют такую же роль, как внешние сопротивления R1 и R2 (см. рис.1 и 2). Поэтому при внешних сопротивлениях значительно превышающих объемные сопротивлениях транзистора последние не влияют на форму BAX. Схема МОП-ключа становится симметричной. Сопротивление нагрузки следует включать с противоположной стороны по отношению к источнику сигналов;

– повышение отношения ширины канала к его длине (W/L) также сопутствует линеаризации ВАХ, постоянство W/L при вариации W и L сохраняет семейство ВАХ неизменным. Для УКДД следует выбрать (изготавливать) транзисторы с возможно большим значением W и меньшим L. В этом случае ВАХ транзистора будут иметь более высокую крутизну, и следовательно, меньшее сопротивление в открытом состоянии;

– режим работы транзисторов должен быть выбран таким образом, чтобы диоды эквивалентных схем (см. рис. 1,  $\epsilon$ ) всегда находились в запертом состоянии. Поэтому на подложку транзистора *n*-типа подается отрицательное напряжение VN, а *p*-типа — положительное VP (рис. 5). Для надежного запирания напряжение на затворе должно удовлетворять следующим условиям: VG  $\leq$  VN, VG  $\geq$ VP;

– моделирование типовых схем УКДД позволило выявить высокие качественные показатели ключей. Дана количественная оценка ослабления гармонического сигнала в нагрузке при разомкнутом ключе и нормированных амплитуд высших гармоник — при замкнутом. В целом материал статьи свидетельствует о том, что использование пакетов программ схемотехнического моделирования позволит в короткие сроки создавать ключи с высокими качественными показателями.

#### Литература

 Аллен Ф., Электронные схемы с переключаемыми конденсаторами: пер. с англ. / Ф. Аллен,
Санчес-Синенсио— М.: Радио и связь, 1989. — 576 с.

2. Волович Г. И. Схемотехника аналоговых и аналогово-цифровых устройств. / Г. И. Волович — М.: Изд. дом «Додека–XXI», 2005 — 512 с.

3. Воронин П.А. Силовые полупроводниковые ключи: семейства, характеристики, применение. / Воронин П. А. — М.: Издательский дом Додэка-XX1», 2001. — 384 с.

4. Игнатов А. Н. Полевые транзисторы и их применение. / Игнатов А. Н. — 2-е изд., перераб. и доп. — М.: Радио и связь, 1984.— 216 с, ил.

5. Кестер У. Аналого-цифровое преобразование. / У. Кестер — М.: Техносфера, 2007. — 1016 с.

6. Мулявка Я. Схемы на операционных усилителях с переключаемыми конденсаторами: Пер. с польск. / Я. Мулявка — Мир, 1992. — 416 с.

7. Окснер Э. С. Мощные полевые транзисторы и их применение: Пер. с англ. / Э. С. Окснер — М.: Радио и связь, 1985. — 288 с.

8. Титце У. Полупроводниковая схемотехника. 12-е изд. Том II: пер. с нем. / У. Титце, К. Шенк — М.: ДМК Пресс, 2007. — 942 с.

9. Хоровиц П. Искусство схемотехники – изд. 7-е: Пер. с англ. / П. Хоровиц, У. Хилл — М.: Мир, БИНОМ, 2011. — 704 с.

10. Бочаров Л. Н. Инверсное включение транзистора. / Л. Н. Бочаров — М.: «Энергия», 1975. — 56 с.

11. Разевиг В. Д. Система схемотехнического моделирования Місго-Сар V. / В. Д. Разевиг— М.: СОЛОН, 1997. — 273 с.

## Московский государственный индустриальный университет

# **BIDIRECTIONAL MOS SWITCHES**

#### **O.P.** Novozhilov

The computer simulation results for bidirectional MOS switches using PSpice are adduced. The influence of different factors on the volt-ampere characteristics of MOS transistors in the first and the third quadrants is exposed. Recommended operation conditions of MOS transistors are given. Checking of two typical schemes of CMOS switches when switching harmonious signals revealed their high quality rating

Key words: MOS keys double-acting CMOS transistor circuit simulation CMOS keys